



ангстрем

Стандартная логика





Содержание

Введение	3
1. Серия КМОП интегральных схем 5514БЦ1(Т1-Т7, У1-У2) хххх, реализованная на быстродействующем базовом матричном кристалле, стойким к воздействию СВВФ	4
2. Серия КМОП интегральных схем 5514БЦ2(Т1-Т7, У1-У2)хххх, реализованная на быстродействующем базовом матричном кристалле, стойким к воздействию СВВФ	8
3. Серия КМОП интегральных схем 5524БЦ2 (Т1-Т3, Т5-Т7 У1-У2)(У3-У4) хххх, реализованная на быстродействующем базовом матричном кристалле, стойким к воздействию СВВФ	12
4. Серия КМОП интегральных схем 5554БЦ1(Т1-Т7,У1-У2) хххх, реализованная на быстродействующем высоковольтном базовом матричном кристалле, стойким к воздействию специальных ВВФ	14

Введение

АО «АНГСТРЕМ» разработал и освоил производство большого ряда радиационно-стойких КМОП логических интегральных схем с диапазоном рабочих температур от -60°C до $+125^{\circ}\text{C}$.

ИС ряда обеспечивают потребности в стандартных и полу-заказных ИС средней степени интеграции, работающих на напряжении питания от 1,6 до 7,0 В и включают две серии совместимых по размерам с широко распространёнными в мире ИС типа 74(54)НС(Т), 74(54)АС(Т), и 74(54)LVC.

Все ИС семейства разработанного ряда реализуются на двух типах базовых матричных кристаллах (БМК), производящихся по современной технологии с многоуровневой металлизацией.

БМК структура кристаллов ИС позволяет нам обеспечить потребителя широким спектром полузаказных интерфейсных ИС в течении короткого, для «новых» продуктов, срока.



1. Серия КМОП интегральных схем 5514БЦ1(Т1-Т7, У1-У2) хххх, реализованная на быстродействующем базовом матричном кристалле, стойким к воздействию СВВФ

Основные функции и назначение

- Тожественная замена ИС серий 54НС(1564);
- Создание полузаказных оригинальных цифровых ИС в 14, 16 и 20 – выводных корпусах, в течение двух месяцев со дня получения карты заказа от потребителя;
- БМК содержит 224 четырехтранзисторные ячейки и 22 универсальных входа/выхода, реализующие в том числе выходы с третьим состоянием, входы-выходы с триггерной петлей, выходы с открытым стоком, входы с триггером Шмитта или согласованные с TTL;
- Типы корпусов, используемых при создании цифровых ИС:
 - для 5514БЦ1Т1 – 401.14-5;
 - для 5514БЦ1Т2 – 402.16-33;
 - для 5514БЦ1Т3 – 4153.20-3.01;
 - для 5514БЦ1Т5 – 4306.14-С;
 - для 5514БЦ1Т6 – 4307.16-А;
 - для 5514БЦ1Т7 – 4321.20-А;
 - для 5514БЦ1У1 – 5119.16-А;
 - для 5514БЦ1Т4 – 4157.20-А;
 - для 5514БЦ1У2 – 5121.20-А.

Основные параметры

- Диапазон напряжений питания – от 2,0 В до 7,0 В;
- Защита входов от статэлектричества – не хуже 2000 В;
- Максимальные выходные токи «0» и «1» – не менее 12 мА;
- Максимальная частота работы D-триггера в счетном режиме – 100 МГц;
- Характеристики стойкости к воздействию спецфакторов – не хуже м/сх серии 1564.

Стойкость к воздействию специальных факторов

Основные параметры стойкости по ГОСТ ВР 20.39.414.2						
7И1	7И6	7И7	7И8	7С1	7С4	7К1
ЗУс	2х5Ус	100х1Ус	0,02х1Ус	4Ус	4Ус	0,5х2К

Предельно-допустимые режимы эксплуатации

Параметр	Обозначение	Ед. изм.	Предельно допустимый
Напряжение питания	V_{DD}	В	2,0 - 7,0
Рабочие температуры	T_{opr}	°С	от -60 до +125
Температура хранения	T_{stg}	°С	от -60 до +150

Краткие обобщенные электрические характеристики

Параметр	Обозначение	Ед. изм.	Условия контроля	Нормы	
				При НУ	При 125°С
Ток потребления статический	I_{dds}	мкА	$V_{DD}=7,0 В, I_{IN}=0$ или V_{DD}	8,0	80,0
Ток утечки входов и выходов (в сост. Z)	I_{LIK}	мкА	$V_{DD}=7,0 В, U_{IN/OUT}=0-V_{DD}$	0,1	1,0
Логический уровень «0» на выходе	U_{OL}	В	$V_{DD}=4,5 В, I_{OUT}=12 мА$	0,26	0,4
Логический уровень «1» на выходе	U_{OH}	В	$V_{DD}=4,5 В, I_{OUT}=12 мА$	3,98	3,7
Входные уровни КМОП	U_{IL}/U_{IH}	В	$V_{DD}=2,0-7,0 В$	$0,3 V_{DD}/0,7 V_{DD}$	$0,3 V_{DD}/0,7 V_{DD}$
Входные уровни TTL	U_{ITL}/U_{ITH}	В	$V_{DD}=4,5-5,5 В$	0,8/2,0	0,8/2,0

Таблица зашивок для ИС серии 5514БЦ1(Т1-Т7, У1-У2) хххх

Зашивка	Корпус	Аналог		Функция
		Зарубежный	Отечественный	
5514БЦ1Т1-00	401.14-5	74(54)НС 00	ЛА3	4 ЛЭ «2И-НЕ»
5514БЦ1У1-00	5119.16-А			
5514БЦ1Т5-00	4306.14-С			
5514БЦ1Т1-02	401.14-5	74(54)НС 02	ЛЕ1	4 ЛЭ «2ИЛИ-НЕ»
5514БЦ1У1-02	5119.16-А			
5514БЦ1Т5-02	4306.14-С			
5514БЦ1Т1-03	401.14-5	74(54)НС 03	ЛА9	4 ЛЭ «2И-НЕ» с открытыми стоками
5514БЦ1У1-03	5119.16-А			
5514БЦ1Т5-03	4306.14-С			
5514БЦ1Т1-04	401.14-5	74(54)НС 04	ЛН1	6 ЛЭ «НЕ»
5514БЦ1У1-04	5119.16-А			
5514БЦ1Т5-04	4306.14-С			
5514БЦ1Т1-05	401.14-5	74(54)НС 05	ЛН2	6 ЛЭ «НЕ» с открытыми стоками
5514БЦ1У1-05	5119.16-А			
5514БЦ1Т5-05	4306.14-С			
5514БЦ1Т1-08	401.14-5	74(54)НС 08	ЛИ1	4 ЛЭ «2И»
5514БЦ1У1-08	5119.16-А			
5514БЦ1Т5-08	4306.14-С			
5514БЦ1Т1-10	401.14-5	74(54)НС 10	ЛА4	3 ЛЭ «ЗИ-НЕ»
5514БЦ1У1-10	5119.16-А			
5514БЦ1Т5-10	4306.14-С			
5514БЦ1Т1-11	401.14-5	74(54)НС 11	ЛИ3	3 ЛЭ «ЗИ»
5514БЦ1У1-11	5119.16-А			
5514БЦ1Т5-11	4306.14-С			
5514БЦ1Т1-14	401.14-5	74(54)НС 14	ТЛ2	6 триггеров Шмитта – инверторов
5514БЦ1У1-14	5119.16-А			
5514БЦ1Т5-14	4306.14-С			
5514БЦ1Т1-20	401.14-5	74(54)НС 20	ЛА1	2 ЛЭ «4И-НЕ»
5514БЦ1У1-20	5119.16-А			
5514БЦ1Т5-20	4306.14-С			
5514БЦ1Т1-27	401.14-5	74(54)НС 27	ЛЕ4	3 ЛЭ «ЗИЛИ-НЕ»
5514БЦ1У1-27	5119.16-А			
5514БЦ1Т5-27	4306.14-С			
5514БЦ1Т1-30	401.14-5	74(54)НС 30	ЛА2	1 ЛЭ «8И-НЕ»
5514БЦ1У1-30	5119.16-А			
5514БЦ1Т5-30	4306.14-С			
5514БЦ1Т1-32	401.14-5	74(54)НС 32	ЛЛ1	4 ЛЭ «2ИЛИ»
5514БЦ1У1-32	5119.16-А			
5514БЦ1Т5-32	4306.14-С			
5514БЦ1Т1-51	401.14-5	74(54)НС 51	ЛР11	ЛЭ «2И-2ИЛИ-НЕ», ЛЭ «ЗИ-2ИЛИ-НЕ»
5514БЦ1У1-51	5119.16-А			
5514БЦ1Т5-51	4306.14-С			
5514БЦ1Т1-74	401.14-5	74(54)НС 74	ТМ2	2 D-триггера с установкой и сбросом
5514БЦ1У1-74	5119.16-А			
5514БЦ1Т5-74	4306.14-С			
5514БЦ1Т1-86	401.14-5	74(54)НС 86	ЛП5	4 2-входовых ЛЭ «Исключающее ИЛИ»
5514БЦ1У1-86	5119.16-А			
5514БЦ1Т5-86	4306.14-С			
5514БЦ1Т1-132	401.14-5	74(54)НС 132	ТЛ3	4 2-входовых триггера Шмитта
5514БЦ1У1-132	5119.16-А			
5514БЦ1Т5-132	4306.14-С			
5514БЦ1Т2-138	402.16-33	74(54)НС 138	ИД7	Дешифратор-демультиплексор 3-8 с инверсией на выходе
5514БЦ1Т6-138	4307.16-А			
5514БЦ1У1-138	5119.16-А			



Зашивка	Корпус	Аналог		Функция
		Зарубежный	Отечественный	
5514БЦ1Т2-147	402.16-33	74(54)НС 147	ИВ3	Приоритетный шифратор 9-4
5514БЦ1У1-147	5119.16-А			
5514БЦ1Т6-147	4307.16-А			
5514БЦ1Т1-164	401.14-5	74(54)НС 164	ИР8	8-разрядный последовательный сдвиговый регистр с параллельными выходами
5514БЦ1У1-164	5119.16-А			
5514БЦ1Т5-164	4306.14-С			
5514БЦ1Т2-165	402.16-33	74(54)НС 165	ИР9	8-разрядный сдвиговый регистр с последовательным и параллельным вводом, последовательным выводом информации, со сбросом
5514БЦ1У1-165	5119.16-А			
5514БЦ1Т6-165	4307.16-А			
5514БЦ1Т2-175	402.16-33	74(54)НС 175	ТМ8	4 D-триггера с общими входами управления и сброса с прямым и инверсным выходом
5514БЦ1У1-175	5119.16-А			
5514БЦ1Т6-175	4307.16-А			
5514БЦ1Т2-193	402.16-33	74(54)НС 193	ИЕ7	4-разрядный двоичный реверсивный счетчик
5514БЦ1У1-193	5119.16-А			
5514БЦ1Т6-193	4307.16-А			
5514БЦ1Т3-240	4153.20-3.01	74(54)НС 240	АП3	2 4-разрядных формирователя с тремя состояниями и инверсией на выходе
5514БЦ1Т4-240	4157.20-А			
5514БЦ1У2-240	5121.20-А			
5514БЦ1Т7-240	4321.20-А	74(54)НС 241	АП4	2 4-разрядных формирователя с тремя состояниями на выходе
5514БЦ1Т3-241	4153.20-3.01			
5514БЦ1Т4-241	4157.20-А			
5514БЦ1У2-241	5121.20-А			
5514БЦ1Т7-241	4321.20-А	74(54)НС 245	АП6	8-канальный двунаправленный формирователь с тремя состояниями на выходе
5514БЦ1Т3-245	4153.20-3.01			
5514БЦ1Т4-245	4157.20-А			
5514БЦ1У2-245	5121.20-А			
5514БЦ1Т7-245	4321.20-А	74(54)НС 253	КП12	2 селектора-мультиплексора 4-1 с тремя состояниями на выходе
5514БЦ1Т2-253	402.16-33			
5514БЦ1У1-253	5119.16-А			
5514БЦ1Т6-253	4307.16-А	74(54)НС 257	КП11	4 селектора-мультиплексора 2-1 с тремя состояниями на выходе
5514БЦ1Т2-257	402.16-33			
5514БЦ1У1-257	5119.16-А			
5514БЦ1Т6-257	4307.16-А	74(54)НС 273	ИР35	8-разрядный регистр с параллельным вводом и выводом данных, управляемый по фронту со входом установки
5514БЦ1Т3-273	4153.20-3.01			
5514БЦ1Т4-273	4157.20-А			
5514БЦ1У2-273	5121.20-А			
5514БЦ1Т7-273	4321.20-А	74(54)НС 280	ИП5	9-разрядная схема контроля четности
5514БЦ1Т1-280	401.14-5			
5514БЦ1У1-280	5119.16-А			
5514БЦ1Т5-280	4306.14-С	74(54)НС 299	ИР24	8-разрядный сдвиговый регистр с асинхронным сбросом и выходом на три состояния
5514БЦ1Т3-299	4153.20-3.01			
5514БЦ1Т4-299	4157.20-А			
5514БЦ1У2-299	5121.20-А			
5514БЦ1Т7-299	4321.20-А	74(54)НС 368	ЛН7	6 ЛЭ «НЕ» с тремя состояниями
5514БЦ1Т2-368	402.16-33			
5514БЦ1У1-368	5119.16-А			
5514БЦ1Т6-368	4307.16-А	74(54)НС 373	ИР22	8-разрядный сдвиговый регистр, управляемый по уровню с параллельным вводом-выводом данных, с выходом на три состояния
5514БЦ1Т3-373	4153.20-3.01			
5514БЦ1Т4-373	4157.20-А			
5514БЦ1У2-373	5121.20-А			
5514БЦ1Т7-373	4321.20-А	74(54)НС 374	ИР23	8-разрядный регистр, управляемый по фронту с параллельным вводом-выводом данных, с выходом на три состояния
5514БЦ1Т3-374	4153.20-3.01			
5514БЦ1Т4-374	4157.20-А			
5514БЦ1У2-374	5121.20-А			
5514БЦ1Т7-374	4321.20-А			

Зашивка	Корпус	Аналог		Функция
		Зарубежный	Отечественный	
5514БЦ1Т2-390	402.16-33	74(54)НС 390	ИЕ20	Два 4-разрядных комбинационных счетчика и индивидуальной синхронизацией и сбросом
5514БЦ1У1-390	5119.16-А			
5514БЦ1Т6-390	4307.16-А			
5514БЦ1Т1-393	401.14-5	74(54)НС 393	ИЕ20	Два 4-разрядных счетчика с индивидуальной синхронизацией и сбросом
5514БЦ1У1-393	5119.16-А			
5514БЦ1Т5-393	4306.14-С			
5514БЦ1Т2-395	402.16-33	74(54)НС 395	ИР25	4-разрядный сдвиговый регистр, имеющий выходы с тремя состояниями и дополнительный выход последнего разряда
5514БЦ1У1-395	5119.16-А			
5514БЦ1Т6-395	4307.16-А			
5514БЦ1Т3-541	4153.20-3.01	74(54)НС 541	АП13	8-разрядный формирователь с тремя состояниями на выходе
5514БЦ1Т4-541	4157.20-А			
5514БЦ1У2-541	5121.20-А			
5514БЦ1Т7-541	4321.20-А			
5514БЦ1Т3-573	4153.20-3.01	74(54)НС 573	ИР33	8-разрядный регистр, управляемый по уровню Параллельный ввод-вывод данных, выходы на три состояния
5514БЦ1Т4-573	4157.20-А			
5514БЦ1У2-573	5121.20-А			
5514БЦ1Т7-573	4321.20-А			
5514БЦ1Т2-595	402.16-33	74(54)НС 595	Нет аналога	8-разрядный последовательный сдвиговый регистр с параллельными и последовательным выходами.
5514БЦ1У1-595	5119.16-А			
5514БЦ1Т6-595	4307.16-А			
5514БЦ1Т1-РУ1	401.14-5	Нет аналогов		Два 8-разрядных регистра с произвольным доступом (RAM)
5514БЦ1У1-РУ1	5119.16-А	Нет аналогов		Мажоритированный двунаправленный магистральный элемент «2 из 3»
5514БЦ1Т5-РУ1	4306.14-С	Нет аналогов		
5514БЦ1Т2-9А2	402.16-33	Нет аналогов		
5514БЦ1У1-9А2	5119.16-А	Нет аналогов		4 мажоритарных логических элемента с тремя состояниями на выходах и возможностью брокировки каналов В и С
5514БЦ1Т6-9А2	4307.16-А	Нет аналогов		
5514БЦ1Т3-9А3	4153.20-3.01	Нет аналогов		
5514БЦ1Т4-9А3	4157.20-А	Нет аналогов		
5514БЦ1У2-9А3	5121.20-А	Нет аналогов		4 мажоритарных ЛЭ с «Bushold» на выходах и возможностью блокировки каналов В и С
5514БЦ1Т7-9А3	4321.20-А	Нет аналогов		
5514БЦ1Т3-9А4	4153.20-3.01	Нет аналогов		
5514БЦ1Т4-9А4	4157.20-А	Нет аналогов		
5514БЦ1У2-9А4	5121.20-А	Нет аналогов		6 буферных элементов с отдельными 2 и 4-разрядными секциями
5514БЦ1Т7-9А4	4321.20-А	Нет аналогов		
5514БЦ1Т2-9А5	402.16-33	Нет аналогов		
5514БЦ1У1-9А5	5119.16-А	Нет аналогов		Частотно-фазовый дискриминатор TTL – входами
5514БЦ1Т6-9А5	4307.16-А	Нет аналогов		
5514БЦ1Т1-9Т6	401.14-5	Нет аналогов		
5514БЦ1У1-9Т6	5119.16-А	Нет аналогов		Восьмиканальный формирователь (типа 245) с «Bus-hold» на выходах
5514БЦ1Т5-9Т6	1306.14-С	Нет аналогов		
5514БЦ1Т3-9А7	4153.20-3.01	Нет аналогов		
5514БЦ1Т4-9А7	4157.20-А	Нет аналогов		
5514БЦ1У2-9А7	5121.20-А	Нет аналогов		Восьмиканальный формирователь (типа 245) с «Bus-hold» на выходах
5514БЦ1Т7-9А7	4321.20-А	Нет аналогов		

Указанные микросхемы выпускаются с категорией качества «ВП» и «ОСМ», за исключением корпусов Т5-Т7 (металлопластмассовые корпуса).



2. Серия КМОП интегральных схем 5514БЦ2(Т1-Т7, У1-У2)хххх, реализованная на быстродействующем базовом матричном кристалле, стойком к воздействию СВВФ

Основные функции и назначение

- Тождественная замена ИС серий 54АС(1554);
- Создание полузаказных оригинальных цифровых ИС в 14, 16 и 20 – выводных корпусах, в течение двух месяцев со дня получения карты заказа от потребителя;
- БМК содержит 224 четырехтранзисторные ячейки и 22 универсальных входа/выхода, реализующие в том числе выходы с третьим состоянием, входы-выходы с триггерной петлей, выходы с открытым стоком, входы с триггером Шмитта или согласованные с TTL;
- Типы корпусов, используемых при создании цифровых ИС:
 - для 5514БЦ1Т1 – 401.14-5; для 5514БЦ1Т2 – 402.16-33;
 - для 5514БЦ1Т3 – 4153.20-3.01; для 5514БЦ1Т4 – 4157.20-А;
 - для 5514БЦ1Т5 – 4306.14-С; для 5514БЦ1Т6 – 4307.16-А;
 - для 5514БЦ1Т7 – 4321.20-А; для 5514БЦ1У1 – 5119.16-А;
 - для 5514БЦ1У2 – 5121.20-А.

Основные параметры

- Диапазон напряжений питания – от 3,0 В до 5,5 В;
- Защита входов от статэлектричества – не хуже 2000 В;
- Максимальные выходные токи «0» и «1» – не менее 24 мА;
- Максимальная частота работы D-триггера в счетном режиме – 100 МГц;
- Характеристики стойкости к воздействию спецфакторов – не хуже м/сх серии 1564.

Стойкость к воздействию специальных факторов

Основные параметры стойкости по ГОСТ ВР 20.39.414.2						
7И1	7И6	7И7	7И8	7С1	7С4	7К1
ЗУс	2х5Ус	100х1Ус	0,02х1Ус	4Ус	4Ус	0,5х2К

Предельно-допустимые режимы эксплуатации

Параметр	Обозначение	Ед. изм.	Предельно допустимый
Напряжение питания	V_{DD}	В	2,0 - 7,0
Рабочие температуры	T_{opr}	°С	от -60 до +125
Температура хранения	T_{stg}	°С	от -60 до +150

Краткие обобщенные электрические характеристики

Параметр	Обозначение	Ед. изм.	Условия контроля	Нормы	
				При НУ	При 125°С
Ток потребления статический	I_{dds}	мкА	$V_{DD} = 7,0 \text{ В}, I_{IN} = 0$ или V_{DD}	8,0	80,0
Ток утечки входов и выходов (в сост. Z)	I_{LCK}	мкА	$V_{DD} = 7,0 \text{ В}, U_{IN\OUT} = 0 - V_{DD}$	0,1	1,0
Логический уровень «0» на выходе	U_{OL}	В	$V_{DD} = 4,5 \text{ В}, I_{OUT} = 24 \text{ мА}$	0,26	0,4
Логический уровень «1» на выходе	U_{OH}	В	$V_{DD} = 4,5 \text{ В}, I_{OUT} = 24 \text{ мА}$	3,98	3,7
Входные уровни КМОП	U_{IL} / U_{IH}	В	$V_{DD} = 3,0 - 5,5 \text{ В}$	$0,3 V_{DD} / 0,7 V_{DD}$	$0,3 V_{DD} / 0,7 V_{DD}$
Входные уровни TTL	U_{ITL} / U_{ITH}	В	$V_{DD} = 4,5 - 5,5 \text{ В}$	0,8/2,0	0,8/2,0

Таблица зашивок для ИС серии 5514БЦ2(Т1-Т7,У1-У2)хххх

Зашивка	Корпус	Зарубежный аналог	Отечественный аналог	Функция
5514БЦ2Т1-00	401.14-5	74(54)АС 00	ЛА3	4 ЛЭ «2И-НЕ»
5514БЦ2У1-00	5119.16-А			
5514БЦ2Т5-00	4306.14-С			
5514БЦ2Т1-02	401.14-5	74(54)АС 02	ЛЕ1	4 ЛЭ «2ИЛИ-НЕ»
5514БЦ2У1-02	5119.16-А			
5514БЦ2Т5-02	4306.14-С			
5514БЦ2Т1-04	401.14-5	74(54)АС 04	ЛН1	6 ЛЭ «НЕ»
5514БЦ2У1-04	5119.16-А			
5514БЦ2Т5-04	4306.14-С			
5514БЦ2Т1-08	401.14-5	74(54)АС 08	ЛИ1	4 ЛЭ «2И»
5514БЦ2У1-08	5119.16-А			
5514БЦ2Т5-08	4306.14-С			
5514БЦ2Т1-10	401.14-5	74(54)АС 10	ЛА4	3 ЛЭ «ЗИ-НЕ»
5514БЦ2У1-10	5119.16-А			
5514БЦ2Т5-10	4306.14-С			
5514БЦ2Т1-11	401.14-5	74(54)АС 11	ЛИЗ	3 ЛЭ «ЗИ»
5514БЦ2У1-11	5119.16-А			
5514БЦ2Т5-11	4306.14-С			
5514БЦ2Т1-14	401.14-5	74(54)АС 14	ТЛ2	6 триггеров Шмитта – инверторов
5514БЦ2У1-14	5119.16-А			
5514БЦ2Т5-14	4306.14-С			
5514БЦ2Т1-20	401.14-5	74(54)АС 20	ЛА1	2 ЛЭ «4И-НЕ»
5514БЦ2У1-20	5119.16-А			
5514БЦ2Т5-14	4306.14-С			
5514БЦ2Т1-21	401.14-5	74(54)АС 21	ЛИ6	2 ЛЭ «4И»
5514БЦ2У1-21	5119.16-А			
5514БЦ2Т5-21	4306.14-С			
5514БЦ2Т1-27	401.14-5	74(54)АС 27	ЛЕ4	3 ЛЭ «ЗИЛИ-НЕ»
5514БЦ2У1-27	5119.16-А			
5514БЦ2Т5-27	4306.14-С			
5514БЦ2Т1-30	401.14-5	74(54)АС 30	ЛА2	1 ЛЭ «8И-НЕ»
5514БЦ2У1-30	5119.16-А			
5514БЦ2Т5-30	4306.14-С			
5514БЦ2Т1-32	401.14-5	74(54)АС 32	ЛЛ1	4 ЛЭ «2ИЛИ»
5514БЦ2У1-32	5119.16-А			
5514БЦ2Т5-32	4306.14-С			
5514БЦ2Т1-34	401.14-5	74(54)АС 34	ЛИ9	6 логических повторителей
5514БЦ2У1-34	5119.16-А			
5514БЦ2Т5-34	4306.14-С			
5514БЦ2Т1-51	401.14-5	74(54)АС 51	ЛР11	ЛЭ «2И-2ИЛИ-НЕ», ЛЭ «ЗИ-2ИЛИ-НЕ»
5514БЦ2У1-51	5119.16-А			
5514БЦ2Т5-51	4306.14-С			
5514БЦ2Т1-74	401.14-5	74(54)АС 74	ТМ2	2 D-триггера с установкой и сбросом
5514БЦ2У1-74	5119.16-А			
5514БЦ2Т5-74	4306.14-С			
5514БЦ2Т2-85	402.16-33	74(54)АС 85	СП1	4-разрядная схема сравнения двух
5514БЦ2У1-85	5119.16-А			
5514БЦ2Т6-85	4307.16-А			
5514БЦ2Т1-86	401.14-5	74(54)АС 86	ЛП5	4 2-входовых ЛЭ «Исключающее ИЛИ»
5514БЦ2У1-86	5119.16-А			
5514БЦ2Т5-86	4306.14-С			
5514БЦ2Т2-109	402.16-33	74(54)АС 109	ТВ15	2 J-K триггера со сбросом и установкой
5514БЦ2У1-109	5119.16-А			
5514БЦ2Т6-109	4307.16-А			
5514БЦ2Т1-125	401.14-5	74(54)АС 125	ЛП8	4 буферных элемента с тремя состояниями на выходе
5514БЦ2У1-125	5119.16-А			
5514БЦ2Т5-125	4306.14-С			
5514БЦ2Т2-138	402.16-33	74(54)АС 138	ИД7	Дешифратор-демультиплексор 3-8 с инверсией на выходе
5514БЦ2У1-138	5119.16-А			
5514БЦ2Т6-138	4307.16-А			



Зашивка	Корпус	Зарубежный аналог	Отечественный аналог	Функция
5514БЦ2Т2-139	402.16-33	74(54)АС 139	ИД14	2 дешифратора-демультиплексора 2 – 4 с инверсией на выходе
5514БЦ2У1-139	5119.16-А			
5514БЦ2Т6-139	4307.16-А			
5514БЦ2Т2-151	402.16-33	74(54)АС 151	КП7	Селектор-мультиплексор 8-1 со стробированием
5514БЦ2У1-151	5119.16-А			
5514БЦ2Т6-151	4307.16-А			
5514БЦ2Т2-153	402.16-33	74(54)АС 153	КП2	2 селектора-мультиплексора 4-1
5514БЦ2У1-153	5119.16-А			
5514БЦ2Т6-153	4307.16-А			
5514БЦ2Т2-155	402.16-33	74(54)АС 155	ИД4	Сдвоенный дешифратор-мультиплексор
5514БЦ2У1-155	5119.16-А			
5514БЦ2Т6-155	4307.16-А			
5514БЦ2Т2-157	402.16-33	74(54)АС 157	КП16	4 селектора-мультиплексора 2-1
5514БЦ2У1-157	5119.16-А			
5514БЦ2Т6-157	4307.16-А			
5514БЦ2Т2-158	402.16-33	74(54)АС 158	КП18	4 селектора-мультиплексора 2-1 с инверсией на выходе
5514БЦ2У1-158	5119.16-А			
5514БЦ2Т6-158	4307.16-А			
5514БЦ2Т2-161	402.16-33	74(54)АС 161	ИЕ10	4-разрядн. двоичный счетчик с асинхрон. установкой в сост. «0»
5514БЦ2У1-161	5119.16-А			
5514БЦ2Т6-161	4307.16-А			
5514БЦ2Т2-163	402.16-33	74(54)АС 163	ИЕ18	4-разрядн. двоичный счетчик с синхрон. установкой в сост. «0»
5514БЦ2У1-163	5119.16-А			
5514БЦ2Т6-163	4307.16-А			
5514БЦ2Т2-174	402.16-33	74(54)АС 174	ТМ9	6 D-триггеров
5514БЦ2У1-174	5119.16-А			
5514БЦ2Т6-174	4307.16-А			
5514БЦ2Т1-175	401.14-5	74(54)АС 175	ТМ8	4 D-триггера с общ. вход. упр-ия и сброса с прям. и инверсн. вых.
5514БЦ2У1-175	5119.16-А			
5514БЦ2Т5-175	4306.14-С			
5514БЦ2Т2-192	402.16-33	74(54)АС 192	ИЕ6	4-разрядный двоично-десятичный реверсивный счетчик
5514БЦ2У1-192	5119.16-А			
5514БЦ2Т6-192	4307.16-А			
5514БЦ2Т2-193	402.16-33		ИЕ7	4-разрядный двоичный реверсивный счетчик
5514БЦ2У1-193	5119.16-А			
5514БЦ2Т6-193	4307.16-А			
5514БЦ2Т3-240	4153.20-3.01	74(54)АС 240	АП3	2 4-разрядных формирователя с тремя состояниями и инверсией на выходе
5514БЦ2Т4-240	4157.20-А			
5514БЦ2У2-240	5121.20-А			
5514БЦ2Т7-240	4321.20-А			
5514БЦ2Т3-241	4153.20-3.01	74(54)АС 241	АП4	2 4-разрядных формирователя с тремя состояниями на выходе
5514БЦ2Т4-241	4157.20-А			
5514БЦ2У2-241	5121.20-А			
5514БЦ2Т7-241	4321.20-А	74(54)АС 244	АП5	2 4-разрядных формирователя с тремя состояниями на выходе
5514БЦ2Т3-244	4153.20-3.01			
5514БЦ2Т4-244	4157.20-А			
5514БЦ2У2-244	5121.20-А			
5514БЦ2Т7-244	4321.20-А	74(54)АС 245	АП6	8-канальный двунаправл. формирователь с тремя состояниями на выходе
5514БЦ2Т3-245	4153.20-3.01			
5514БЦ2Т4-245	4157.20-А			
5514БЦ2У2-245	5121.20-А			
5514БЦ2Т7-245	4321.20-А	74(54)АС 251	КП15	Селектор-мультиплексор 8-1 с тремя состояниями на выходе
5514БЦ2Т2-251	402.16-33			
5514БЦ2У1-251	5119.16-А			
5514БЦ2Т6-151	4307.16-А			
5514БЦ2Т2-257	402.16-33	74(54)АС 257	КП11	4 селектора-мультиплексора 2-1 с тремя состояниями на
5514БЦ2У1-257	5119.16-А			
5514БЦ2Т6-157	4307.16-А			
5514БЦ2Т2-258	402.16-33	74(54)АС 258	КП14	4 селектора-мультиплексора 2-1 с тремя состояниями и инверсией на выходе
5514БЦ2У1-258	5119.16-А			
5514БЦ2Т6-158	4307.16-А			

Зашивка	Корпус	Зарубежный аналог	Отечественный аналог	Функция
5514БЦ2Т3-273	4153.20-3.01	74(54)АС 273	ИР35	8-разрядный регистр, управляемый по фронту с параллельным вводом-выводом данных, с входом установки
5514БЦ2Т4-273	4157.20-А			
5514БЦ2У2-273	5121.20-А			
5514БЦ2Т7-273	4321.20-А			
5514БЦ2Т2-279	402.16-33	74(54)АС 279	ТР2	Четыре R-S триггера
5514БЦ2У1-279	5119.16-А			
5514БЦ2Т6-279	4307.16-А			
5514БЦ2Т1-280	401.14-5	74(54)АС 280	ИП5	9-разрядная схема контроля четности
5514БЦ2У1-280	5119.16-А			
5514БЦ2Т5-280	4306.14-С			
5514БЦ2Т3-299	4153.20-3.01			
5514БЦ2Т4-299	4157.20-А	74(54)АС 299	ИР24	8-разрядн. сдвиг. регистр с асинхрон. сбросом и вых. на 3 сост.
5514БЦ2У2-299	5121.20-А			
5514БЦ2Т7-299	4321.20-А			
5514БЦ2Т3-373	4153.20-3.01			
5514БЦ2Т4-373	4157.20-А	74(54)АС 373	ИР22	8-разрядный регистр, управляемый по уровню с параллельным вводом-выводом данных, с выходом на три
5514БЦ2У2-373	5121.20-А			
5514БЦ2Т7-373	4321.20-А			
5514БЦ2Т3-374	4153.20-3.01			
5514БЦ2Т4-374	4157.20-А	74(54)АС 374	ИР23	8-разрядный регистр, управляемый по фронту с параллельным вводом-выводом данных, с выходом на три состояния
5514БЦ2У2-374	5121.20-А			
5514БЦ2Т7-374	4321.20-А			
5514БЦ2Т2-390	402.16-33			
5514БЦ2У1-390	5119.16-А	74(54)АС 390	ИЕ20	Два четырехразрядных двоичных счетчика с функцией деления на пять
5514БЦ2Т6-390	4307.16-А			
5514БЦ2Т1-393	401.14-5			
5514БЦ2У1-393	5119.16-А	74(54)АС 393	ИЕ19	2 4-разрядн. двоичн. счетчика с индивид. синхрониз. и сбросом
5514БЦ2Т5-393	4306.14-С			
5514БЦ2Т3-533	4153.20-3.01			
5514БЦ2Т4-533	4157.20-А	74(54)АС 533	ИР40	8-разрядный регистр, управляемый по уровню с параллельным вводом-выводом данных, с инверсионным вых. на три состояния
5514БЦ2У2-533	5121.20-А			
5514БЦ2Т7-533	4321.20-А			
5514БЦ2Т3-534	4153.20-3.01			
5514БЦ2Т4-534	4157.20-А	74(54)АС 534	ИР41	8-разрядный регистр, управляемый по фронту с параллельным вводом-выводом данных, с инверсионным вых. на три состояния
5514БЦ2У2-534	5121.20-А			
5514БЦ2Т7-534	4321.20-А			
5514БЦ2Т3-574	4153.20-3.01			
5514БЦ2Т4-574	4157.20-А	74(54)АС 574	ИР37	8-разрядный регистр, управляемый по уровню с параллельным вводом-выводом данных, с выходом на три состояния
5514БЦ2У2-574	5121.20-А			
5514БЦ2Т7-574	4321.20-А			
5514БЦ2Т3-9А8	4153.20-3.01			
5514БЦ2Т4-9А8	4157.20-А			
5514БЦ2У2-9А8	5121.20-А			
5514БЦ2Т7-9А8	4321.20-А			
5514БЦ2Т3-9А9	4153.20-3.01	Нет аналогов		8 аналоговых компараторов с общим входом UREF
5514БЦ2Т4-9А9	4157.20-А			
5514БЦ2У2-9А9	5121.20-А			
5514БЦ2Т7-9А9	4321.20-А			
5514БЦ2Т3-9В3	4153.20-3.01	Нет аналогов		Генератор сигналов специальной формы со сбросом от аналоговых компараторов
5514БЦ2Т4-9В3	4157.20-А			
5514БЦ2У2-9В3	5121.20-А			
5514БЦ2Т7-9В3	4321.20-А			
5514БЦ2Т1-9В4	401.14-5	Нет аналогов		Делитель частоты с трехфазным выходом и таймером
5514БЦ2У1-9В4	5119.16-А			
5514БЦ2Т5-9В4	4306.14-С			
5514БЦ2Т1-9В5	401.14-5	Нет аналогов		Комбинационная логическая схема
5514БЦ2У1-9В5	5119.16-А			
5514БЦ2Т5-9В5	4306.14-С			

Указанные микросхемы выпускаются с категорией качества «ВП» и «ОСМ», за исключением корпусов Т5-Т7 (металлопластмассовые корпуса).



3. Серия КМОП интегральных схем 5524БЦ2 (Т1-Т3, Т5-Т7 У1-У2)(У3-У4) хххх, реализованная на быстродействующем базовом матричном кристалле, стойким к воздействию СВВФ

Основные функции и назначение

- Разработка и освоение в производстве новых серий логических КМОП микросхем для обеспечения импортозамещения аналогов серии 54(Н)LVC при производстве аппаратуры специального назначения;
- Микросхемы выпускаются в планарных металлокерамических корпусах, включая компактный 48 выводной корпус.

Основные характеристики

- Кристалл производится по современной КМОП технологии с затворами из поликристаллического кремния и двумя уровнями алюминиевой коммутации;
- БМК содержит 768 логических вентиля и 44 универсальных входа/выхода, реализующие в том числе выходы с третьим состоянием и открытым стоком, входы-выходы с триггерной петлей, входы с триггером Шмитта или согласованные с TTL;
- Напряжение питания микросхем – аналогов LVC (1,6 – 5,5) В;
- Максимальные выходные токи «0» и «1» – не менее 24 мА и 24 мА соответственно (для выходов с ограничительным резистором, не менее 12 мА и 12 мА соответственно);
- Максимальная частота работы D-триггера в счетном режиме – 150МГц;
- Защита выводов от статэлектричества – не хуже 2000 В.

Стойкость к воздействию специальных факторов

Основные параметры стойкости по ГОСТ ВР 20.39.414.2						
7И1	7И6	7И7	7И8	7С1	7С4	7К1
ЗУс	2х5Ус	100х1Ус	0,02х1Ус	4Ус	4Ус	0,5х2К

Предельно-допустимые режимы эксплуатации БМК

Параметр	Обозначение	Ед. изм.	Предельно допустимый
Напряжение питания	U_{cc}	В	1,6 – 5,5
Рабочие температуры	T_{opr}	°С	от -60 до +125
Температура хранения	T_{stg}	°С	от -60 до +150

Краткие обобщенные электрические характеристики

Параметр	Обозначение	Ед. изм.	Условия контроля	Нормы	
				При НУ	При 125°С
Ток потребления статический	I_{cc}	мкА	$U_{cc} = 5,5 В, U_{il} = 0, U_{ih} = U_{cc}$	10,0	100,0
Ток утечки входов и выходов (в сост. Z)	$I_{лнк}$	мкА	$U_{cc} = 5,5 В, U_{il} = 0, U_{ih} = U_{cc}$	±1,0	±5,0
Логический уровень «0» на выходе, не более	U_{ol}	В	$U_{cc} = 3,0 В, I_{ol} \leq 24 мА (I_{ol} \leq 12 мА)$	0,55 (0,8) ¹⁾	
Логический уровень «1» на выходе, не менее	U_{oh}	В	$U_{cc} = 3,0 В, I_{oh} \leq 24 мА (I_{oh} \leq 12 мА)$	2,0	
Входные уровни	U_{il} / U_{ih}	В	$U_{cc} = 1,6-3,6 В$	$0,25 U_{cc} / 0,60 U_{cc}$	$0,25 U_{cc} / 0,60 U_{cc}$
Утечки входов и выходов при отключенном питании	I_{off}	мкА	$U_i / U_o \leq 5,5 В$	1,0	10,0

Таблица зашивок для ИС серии 5524БЦ2(Т1-Т3, Т5-Т7, У1-У2)(У3-У4)хххх

Зашивка	Корпус	Зарубежный аналог	Отечественный аналог	Функция
5524БЦ2Т1-00	401.14-5	74(54)LVCxxx	ЛА3	Четыре элемента 2И-НЕ
5524БЦ2У1-00	5119.16-А			
5524БЦ2Т5- 00	4306.14-С			
5524БЦ2Т1-02	401.14-5	74(54)LVCxxx	ЛЕ1	Четыре элемента 2ИЛИ-НЕ
5524БЦ2У1-02	5119.16-А			
5524БЦ2Т5- 02	4306.14-С			
5524БЦ2Т1-04	401.14-5	74(54)LVCxxx	ЛН1	Шесть элементов НЕ
5524БЦ2У1-04	5119.16-А			
5524БЦ2Т5- 04	4306.14-С			
5524БЦ2Т1-08	401.14-5	74(54)LVCxxx	ЛИ1	Четыре элемента 2И
5524БЦ2У1-08	5119.16-А			
5524БЦ2Т5- 08	4306.14-С			
5524БЦ2Т1-14	401.14-5	74(54)LVCxxx	ТЛ2	Шесть триггеров Шмитта с инверсией
5524БЦ2У1-14	5119.16-А			
5524БЦ2Т5- 14	4306.14-С			
5524БЦ2Т1-32	401.14-5	74(54)LVCxxx	ЛЛ1	Четыре элемента 2ИЛИ
5524БЦ2У1-32	5119.16-А			
5524БЦ2Т5- 32	4306.14-С			
5524БЦ2Т1-74	401.14-5	74(54)LVCxxx	ТМ2	Два D-триггера с установкой и сбросом
5524БЦ2У1-74	5119.16-А			
5524БЦ2Т5- 74	4306.14-С			
5524БЦ2Т2-109	402.16-33	74(54)LVCxxx	ТВ15	Два JK-триггера с управлением положительным фронтом
5524БЦ2У1-109	5119.16-А			
5524БЦ2Т6-109	4307.16-А			
5524БЦ2Т2-138	402.16-33	74(54)LVCxxx	ИД7	Дешифратор-демультимплексор 3-8 с инверсией на выходе
5524БЦ2У1-138	5119.16-А			
5524БЦ2Т6-138	4307.16-А			
5524БЦ2Т2-193	402.16-33	74(54)LVCxxx	ИЕ7	Четырёхразрядный двоичный реверсивный счётчик
5524БЦ2У1-193	5119.16-А			
5524БЦ2Т6-193	4307.16-А			
5524БЦ2Т3-244	4157.20-А	74(54)LVCxxx	АП5	Два четырёхканальных формирователя с тремя состояниями выхода
5524БЦ2У2-244	5121.20-А			
5524БЦ2Т7-244	4321.20-А			
5524БЦ2Т3-245	4157.20-А	74(54)LVCxxx	АП6	Восьмиканальный двунаправленный приёмопередатчик с тремя состояниями на выходе
5524БЦ2У2-245	5121.20-А			
5524БЦ2Т7-245	4321.20-А			
5524БЦ2Т3-373	4157.20-А	74(54)LVCxxxxxx	ИР22	Восьмиразрядный регистр, управляемый по уровню, с параллельным вводом-выводом данных, с тремя состояниями на выходе
5524БЦ2У2-373	5121.20-А			
5524БЦ2Т7-373	4321.20-А			

Указанные микросхемы выпускаются с категорией качества «ВП».



4. Серия КМОП интегральных схем 5554БЦ1(Т1-Т7,У1-У2) хххх, реализованная на быстродействующем высоковольтном базовом матричном кристалле, стойким к воздействию специальных ВВФ

Основные функции и назначение

- Тожественная замена ИС серий 564, 564В и 1526 с улучшением электрических характеристик, в том числе по стойкости к специальным ВВФ;
- Создание полузаказных оригинальных ИС в 14, 16, 20 и 24 – выводных корпусах, заменяющих несколько ИС малой степени интеграции;
- Типы корпусов, используемых при создании ИС:
 - для 5554БЦ1Т1 – 401.14-5;
 - для 5554БЦ1Т2 – 402.16-33;
 - для 5554БЦ1Т3 – 4153.20-3.01;
 - для 5554БЦ1Т4 – 4118.24-3;
 - для 5554БЦ1Т5 – 4306.14-С;
 - для 5554Т6 – 4307.16-А;
 - для 5554БЦ1Т7 – 4321.20-А;
 - для 5514БЦ1У1 – 5119.16-А;
 - для 5514БЦ1У2 – 5121.20-А.

Основные характеристики

- Кристалл производится по современной высоковольтной КМОП технологии с затворами из поликристаллического кремния и двумя уровнями алюминиевой коммутации;
- БМК содержит 192 четырехтранзисторные ячейки и 22 универсальных входа/выхода, реализующие в том числе выходы с третьим состоянием и открытым стоком, ключи для коммутации аналоговых сигналов с размахом напряжения ± 15 В, входы с согласованием по уровню ТТЛ при питании м/сх от трех источников напряжения (+5 В, до +15 В, до -15 В);
- Диапазон напряжений питания – от 3,0 В до 30,0 В;
- Выходное сопротивление драйверов в 1,5–2 раза меньше, чем у самых мощных драйверов серии 564 (ЛН2, ПУ4);
- Возможность замедления временных характеристик под динамику аналога;
- Защита выводов от статэлектричества – не хуже 2000 В.

Стойкость к воздействию специальных факторов

Основные параметры стойкости по ГОСТ ВР 20.39.414.2						
7И1	7И6	7И7	7И8	7С1	7С4	7К1
ЗУс	4х1Ус/0,15х1Ус*	100х1Ус	0,02х1Ус	ЗУс	ЗУс	0,1х2К

при $U_{cc} = 5$ В;

*при $U_{cc} = 15$ В.

Предельно-допустимые режимы эксплуатации БМК

Параметр	Обозначение	Ед. изм.	Предельно допустимый
Напряжение питания	V_{DD}	В	3,0 – 30,0
Рабочие температуры	T_{opr}	°С	от -60 до +125
Температура хранения	T_{stg}	°С	от -60 до +150

Краткие обобщенные электрические характеристики

Наименование параметра, единицы измерения	Обозначение	Нормы при разных V_{DD}			
		5 В	10 В	15 В	30 В
Входной ток утечки высокого/низкого уровня (не более), мкА	I_{in}	0,1 1,0*	0,1 1,0*	0,1 1,0*	0,1 1,0*
Сопротивление выхода при $V_{out} = 0,25$ В (не более), Ом	R_{outL}	60	40	30	25
Сопротивление выхода при $V_{out} = V_{DD} - 0,25$ В (не более), Ом	R_{outH}	90	70	50	40
Ток потребления в статике (не более), мкА	I_{cc}	1 30*	2 60*	4 120*	8 150*
Задержка на вентиль (не более), нс	t_{int}	5			

при $T_a = 25 \pm 10^\circ\text{C}$;

*при $T_{max} = 125^\circ\text{C}$.

Таблица зашивок для ИС серии 5554БЦ1(T1-T7,U1-U2)xxxx

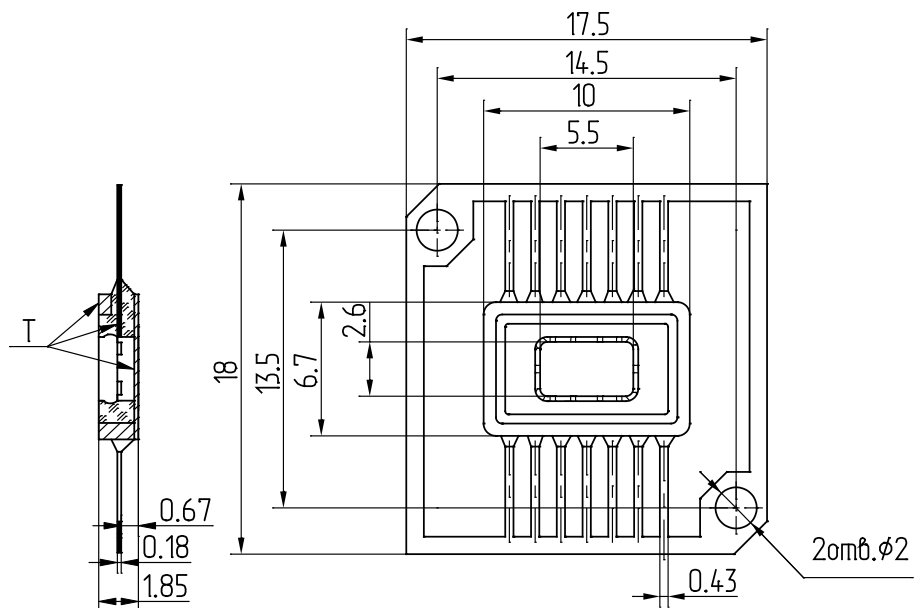
Зашивка	Корпус	Зарубежный аналог CD4000 или MC14000	Отечественный аналог	Функция
5554БЦ1Т3-4020	4153.20-3.01	CD4020	ИЕ16	Четырнадцатиразрядный двоичный счётчик-делитель
5554БЦ1У2-4020	5121.20-А			
5554БЦ1Т7-4020	4321.20-А			
5554БЦ1Т1-4035	401.14-5	CD4035	ИР9	Четырёхразрядный последовательно-параллельный регистр
5554БЦ1У1-4035	5119.16-А			
5554БЦ1Т5-4035	4306.14-С			
5554БЦ1Т1-4049	401.14-5	CD4049	ПУ1	Шесть логических элементов «НЕ»
5554БЦ1У1-4049	5119.16-А			
5554БЦ1Т5-4049	4306.14-С			
5554БЦ1Т1-4050	401.14-5	CD4050	ПУ4	Шесть повторителей
5554БЦ1У1-4050	5119.16-А			
5554БЦ1Т5-4050	4306.14-С			
5554БЦ1Т1-4066	401.14-5	CD4066	КТ3	4х-канальный коммутатор
5554БЦ1У1-4066	5119.16-А			
5554БЦ1Т5-4066	4306.14-С			
5554БЦ1Т1-4520	401.14-5	CD4520	ИЕ10	Два четырёхразрядных счётчика
5554БЦ1У1-4520	5119.16-А			
5554БЦ1Т5-4520	4306.14-С			
5554БЦ1Т2-4585	402.16-33	CD4585	СП1	Четырёх разрядная схема сравнения
5554БЦ1У1-4585	5119.16-А			
5554БЦ1Т6-4585	4307.16-А			
5554БЦ1Т4-4999	4118.24-3	-	-	Десять логических элементов «НЕ»
5554БЦ1Т2-14554	402.16-33	CD14554	ИП5	Четыре сумматора двух чисел
5554БЦ1У1-14554	5119.16-А			
5554БЦ1Т6-14554	4307.16-А			

Указанные микросхемы выпускаются с категорией качества «ВП».

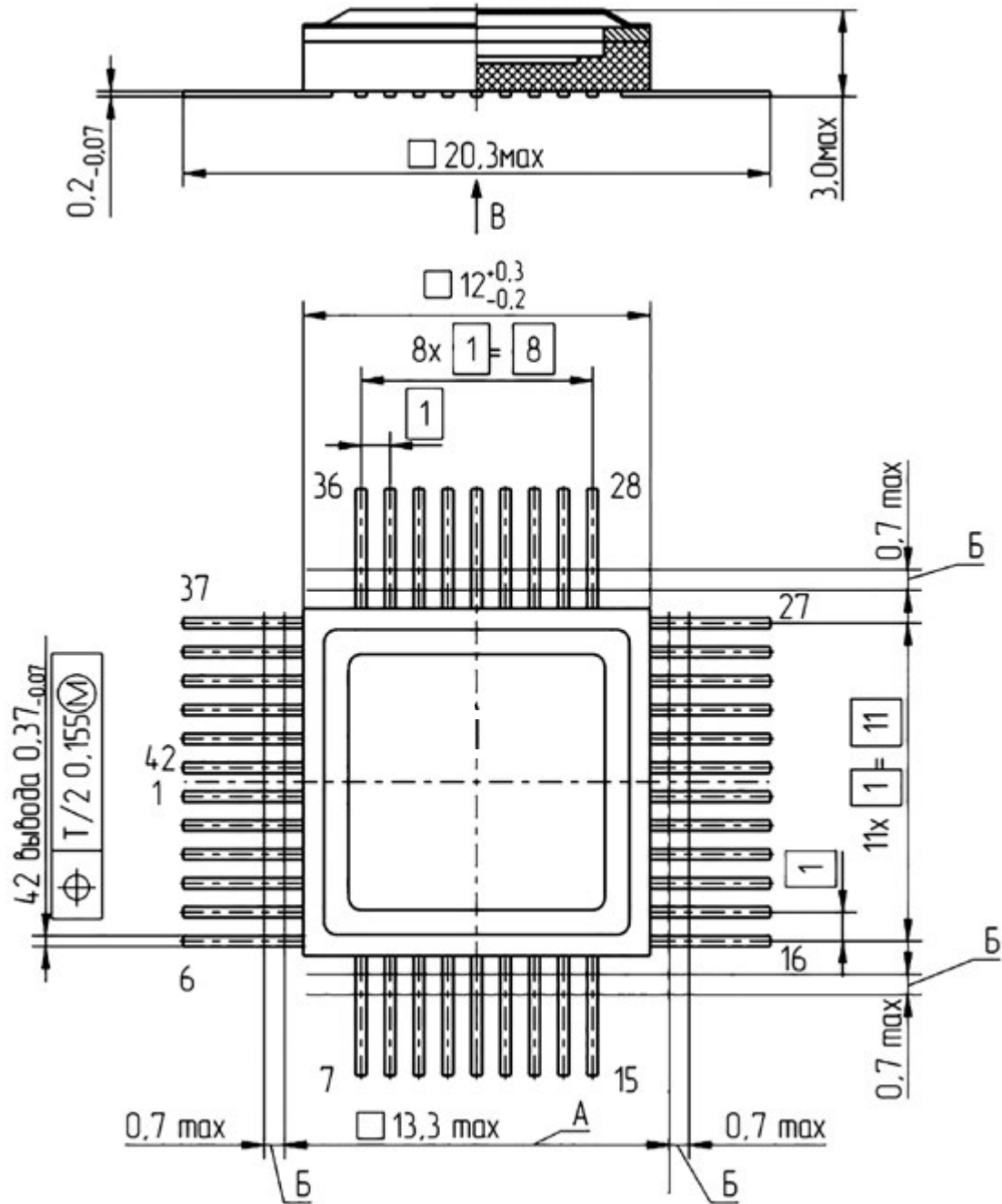


5. Габаритные чертежи используемых корпусов

5514БЦ1(2)Т1, 5524БЦ2Т1, 5554БЦ1Т1 – корпус 401.14-5

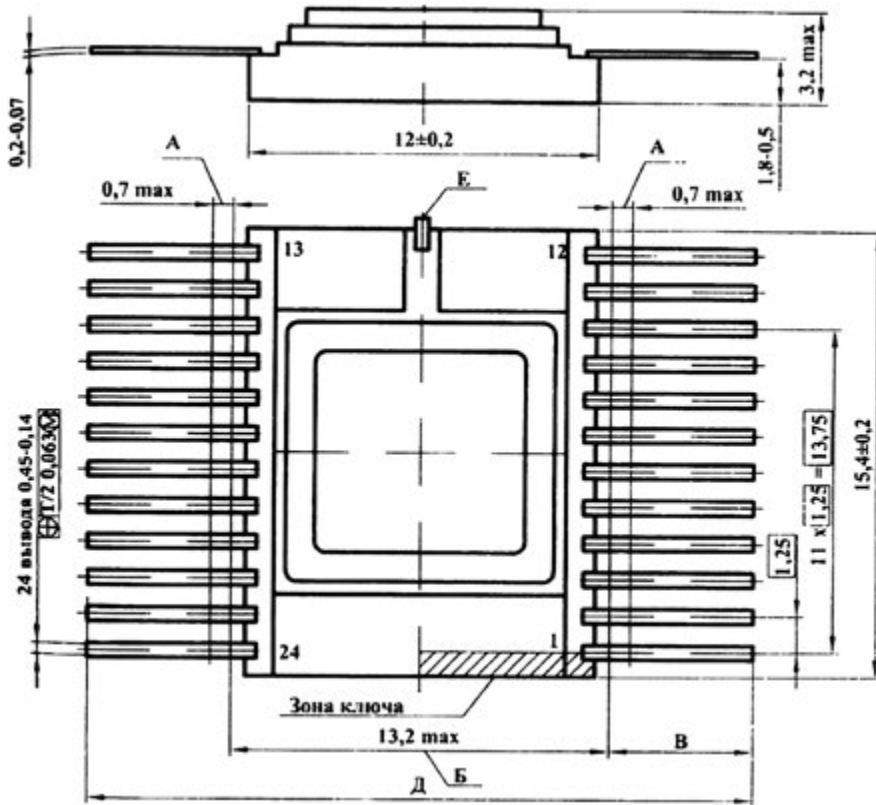


5524БЦЗУ3 – корпус Н14.42-1В

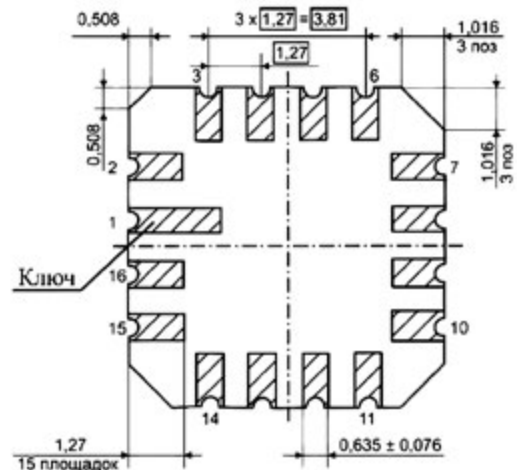
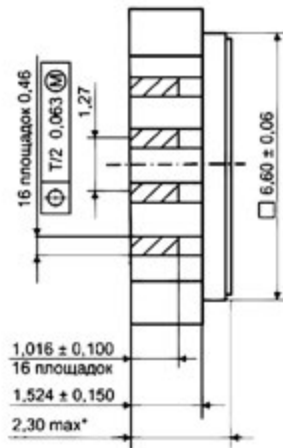
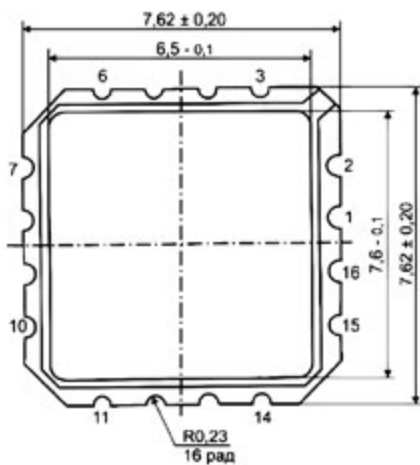




5554БЦ1Т4 – корпус 4118.24-3



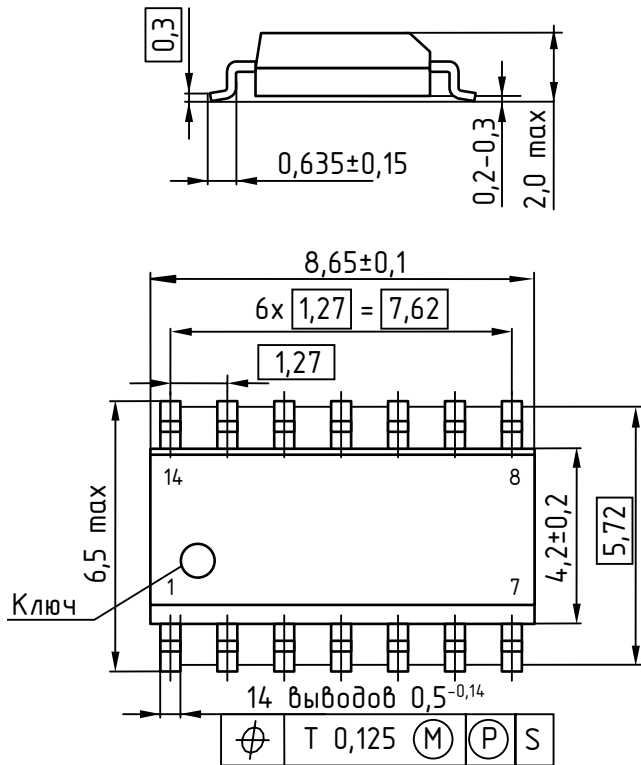
5514БЦ1(2)У1, 5524БЦ2У1, 5554БЦ1У1 – корпус 5119.16-А



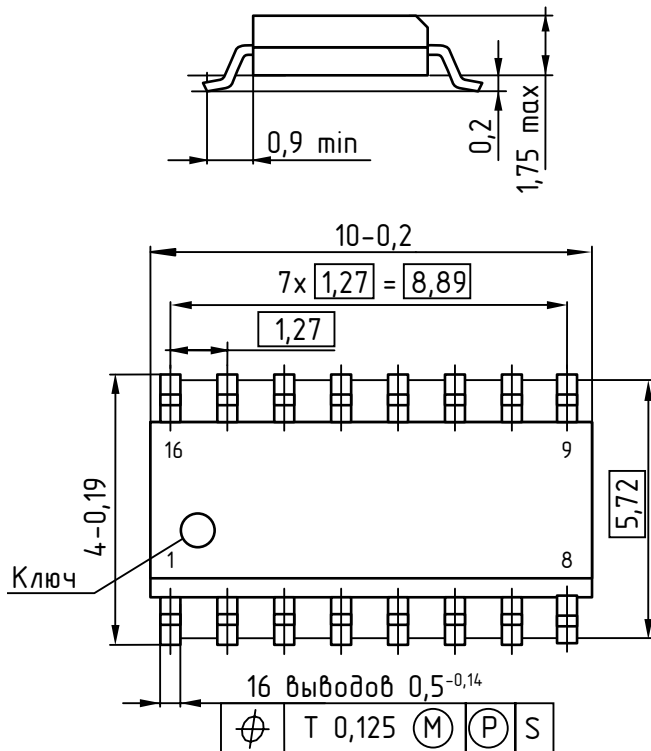
- 1. * Размеры для справок.
- 2. Неуказанные значения предельных отклонений не более ± 0.127 мм



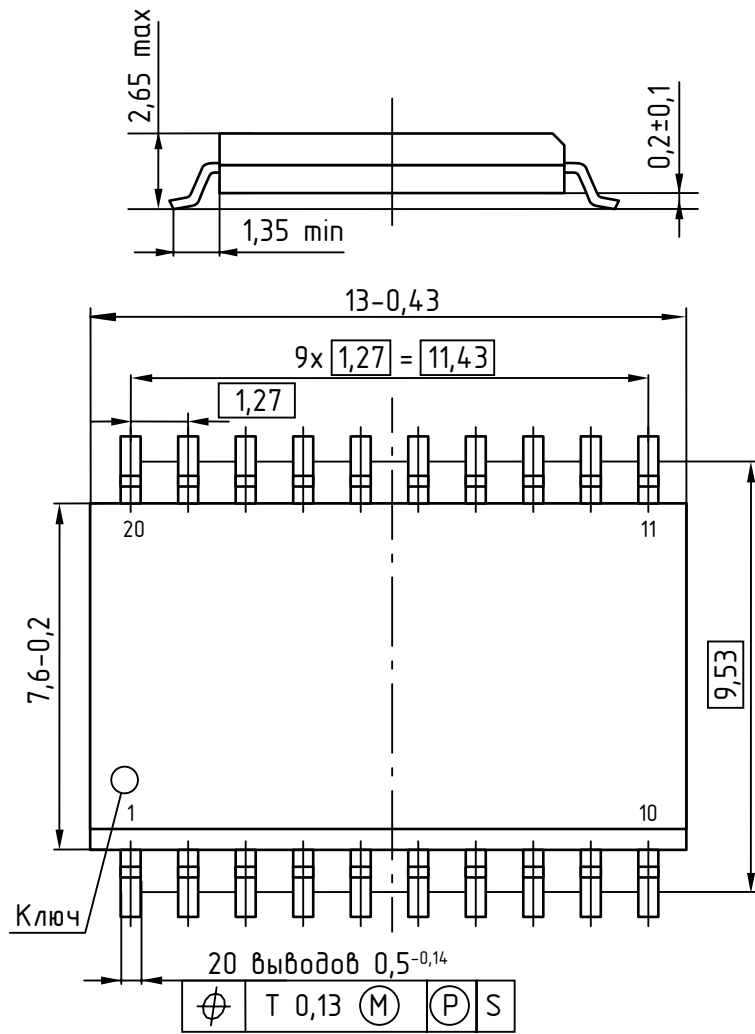
4306.14-С – корпус SO-14



4307.16-A – корпус SO-16



4321.20-A – корпус SO-20



АО «Ангстрем»

124460, г. Москва, Зеленоград,
Площадь Шокина, дом 2, строение 3.
Телефон: +7 (499) 731-14-53, 731-14-70
Факс: +7 (499) 731-32-70
E-mail: general@angstrem.ru
www.angstrem.ru

Департамент цифровых ИС

Телефон: +7 (499) 720-80-36
E-mail: ekb@angstrem.ru

Телефон: +7 (499) 720-83-45
Тел./факс: +7 (499) 731-49-06
E-Mail: market@angstrem.ru

